

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.
H01J 17/49

(11) 공개번호
(43) 공개일자

특2003-0061079
2003년07월18일

(21) 출원번호	10-2002-0001442
(22) 출원일자	2002년01월10일
(71) 출원인	엘지전자 주식회사 대한민국 150-721 서울특별시 영등포구 여의도동 20번지 LG트윈타워
(72) 발명자	안영준 대한민국 730-071 경상북도구미시신평1동 엘지전자기숙사113호 박헌전 대한민국 730-030 경상북도구미시공단동2번지우석아파트가동406호 김중균 대한민국 140-728 서울특별시용산구이촌1동406한가람아파트218-2204
(74) 대리인	김영호
(77) 심사청구	있음
(54) 출원명	플라즈마 디스플레이 패널

요약

본 발명은 콘트라스트 및 얼라인을 개선할 수 있는 플라즈마 디스플레이 패널에 관한 것이다.

본 발명에 따른 플라즈마 디스플레이 패널은 어드레스전극과, 어드레스전극과 교차되는 방향으로 형성되는 제1 버스전극과, 제1 버스전극과 대응되는 영역에 형성되는 제1 격벽과, 제1 격벽들 사이에 어드레스전극과 나란하게 형성되는 제2 격벽과, 제2 격벽들 사이에 어드레스전극과 나란하게 형성되는 투명전극과, 제1 버스전극하부에 제2 격벽과 대응되는 영역으로 신장되어 형성되는 제2 버스전극을 구비한다.

대표도

도5

명세서

도면의 간단한 설명

도 1은 종래의 플라즈마 디스플레이 패널을 나타내는 사시도.

도 2는 도 1에 도시된 플라즈마 디스플레이 패널을 나타내는 평면도.

도 3은 종래의 다른 플라즈마 디스플레이 패널을 나타내는 평면도.

도 4는 도 3에 도시된 플라즈마 디스플레이 패널의 격벽을 나타내는 평면도.

도 5는 본 발명의 제1 실시 예에 따른 플라즈마 디스플레이 패널을 나타내는 평면도.

도 6은 도 5에서 선"A-A"를 따라 절취한 플라즈마 디스플레이 패널을 나타내는 단면도.

도 7은 본 발명의 제2 실시 예에 따른 플라즈마 디스플레이 패널을 나타내는 평면도.

도 8은 본 발명의 제3 실시 예에 따른 플라즈마 디스플레이 패널을 나타내는 평면도.

< 도면의 주요 부분에 대한 부호의 설명 >

10 : 상부기관 14,22 : 유전체층

16 : 보호막 18 : 하부기관

BEST AVAILABLE COPY

20X,30X : 어드레스전극 36,38,76,78 : 격벽

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 플라즈마 디스플레이 패널에 관한 것으로 특히, 콘트라스트 및 얼라인을 개선할 수 있는 플라즈마 디스플레이 패널에 관한 것이다.

최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 이러한 평판표시장치는 액정표시장치(Liquid Crystal Display : LCD), 전계 방출 표시장치(Field Emission Display : FED), 플라즈마 디스플레이 패널(Plasma Display Panel : PDP) 및 일렉트로 루미네스센스(Electro-Luminescence : EL) 표시장치 등이 있다.

이중 PDP는 기체방전을 이용한 표시소자로서 대형패널의 제작이 용이하다는 장점이 있다. PDP로는 도 1에 도시된 바와 같이 3전극을 구비하고 교류전압에 의해 구동되는 3전극 교류 변방전형 PDP가 대표적이다.

도 1을 참조하면, 3전극 교류 변방전형 PDP의 방전셀은 상부기관(10) 상에 형성되어진 제1 전극(12Y) 및 제2 전극(12Z)과, 하부기관(18) 상에 형성되어진 어드레스전극(20X)을 구비한다.

제1 및 제2 전극(12Y,12Z)은 방전셀로부터 공급되는 빛을 투과하기 위하여 투명물질로 형성된다. 제1 전극(12Y)과 제2 전극(12Z)의 배면에는 금속물질로 형성된 버스전극(13Y,13Z)이 제1 및 제2 전극(12Y,12Z)과 나란하게 형성된다. 이와 같은 버스전극(13Y,13Z)은 높은 저항값을 가지는 제1 및 제2 전극(12Y,12Z)에 구동신호를 공급하기 위하여 이용된다.

제1 전극(12Y)과 제2 전극(12Z)이 나란하게 형성된 상부기관(10)에는 상부 유전층(14)과 보호막(16)이 적층된다. 상부 유전층(14)에는 플라즈마 방전시 발생된 벽전하가 축적된다. 보호막(16)은 플라즈마 방전시 발생된 스퍼터링에 의한 상부 유전층(14)의 손상을 방지함과 아울러 2차 전자의 방출 효율을 높이게 된다. 보호막(16)으로는 통상 산화마그네슘(MgO)이 이용된다.

어드레스전극(20X)이 형성된 하부기관(18) 상에는 하부 유전층(22) 및 격벽(24)이 형성되며, 하부 유전층(22)과 격벽(24) 표면에는 형광체(26)가 도포된다. 어드레스전극(20X)은 제1 전극(12Y) 및 제2 전극(12Z)과 교차되는 방향으로 형성된다. 격벽(24)은 어드레스전극(20X)과 나란하게 형성되어 방전에 의해 생성된 자외선 및 가시광이 인접한 방전셀에 누설되는 것을 방지한다.

형광체(26)는 플라즈마 방전시 발생된 자외선에 의해 여기되어 적색, 녹색 또는 청색 중 어느 하나의 가시광선을 발생하게 된다. 상/하판과 격벽(24) 사이에 마련된 방전공간에는 가스방전을 위해 He+Ne, He+Xe 또는 He+Ne+Xe 등의 불활성 가스가 주입된다.

이와 같은 종래의 PDP에서 제1 전극(12Y) 및 제2 전극(12Z)은 도 2에 도시된 바와 같이 방전셀(1)들 각각에서 서로 대향되도록 설치된다. 제1 전극(12Y)에는 리셋펄스, 스캔펄스 및 제1 서스테인펄스가 공급된다. 제2 전극(12Y)에는 제2 서스테인펄스가 공급된다.

제1 전극(12Y)에 리셋펄스가 공급될 때 방전셀(1)들이 초기화된다. 제1 전극(12Y)에 스캔펄스가 공급될 때 어드레스전극(20X)에는 스캔펄스에 동기되는 데이터펄스가 공급된다. 이때, 스캔펄스 및 데이터펄스가 공급된 방전셀(1)들에서는 어드레스 방전이 일어난다.

방전셀(1)들에서 어드레스 방전이 발생된 후 제1 전극(12Y) 및 제2 전극(12Z)에 교번적으로 제1 및 제2 서스테인펄스가 공급된다. 제1 전극(12Y) 및 제2 전극(12Z)에 제1 및 제2 서스테인펄스가 공급되면 어드레스 방전이 일어난 방전셀(1)들에서 서스테인 방전이 일어난다. 이와 같은 서스테인 방전은 제조값에 따라 방전시간이 결정되고, 이에 따라 제조값에 따른 화상이 표시된다.

한편, 어느 정도 이상의 휘도를 갖기 위해 종래의 제1 전극(12Y) 및 제2 전극(12Z)은 방전셀(1)들에서 넓은 면적을 가지고 서로 대향되게 형성된다. 이와 같이, 제1 전극(12Y) 및 제2 전극(12Z)이 넓은 면적을 가지면 많은 전력이 소비되고, 이에 따라 PDP의 방전효율이 저하된다.

이와 같은 문제점을 극복하기 위하여 도 3과 같은 PDP가 제안되었다.

도 3을 참조하면, 종래의 다른 실시예에 의한 PDP는 상/하로 서로 인접되게 위치되어 있는 방전셀들이 하나의 픽셀을 형성하는 델타형 구조를 갖는다. 다시 말하여, 종래의 다른 실시예에 의한 PDP는 제n(n은 1이상의 자연수)라인에 위치되는 R 서브픽셀 및 B 서브픽셀과 제n+1 또는 n-1라인과 위치되는 G 서브픽셀이 하나의 픽셀을 형성한다.

이와 같은 종래의 다른 실시예에 의한 PDP는 어드레스전극(30X)과, 어드레스전극과(30X)과 교차되는 방향으로 설치되는 제1 및 제2 버스전극(32Y,32Z)과, 제1 버스전극(32Y)으로부터 신장되는 제1 전극(34Y)과, 제2 버스전극(32Z)으로부터 신장되는 제2 전극(34Z)을 구비한다.

제1 전극(34Y)은 제1 버스전극(32Y)의 제1 및 제2 측에서 교번적으로 신장된다. 다시 말하여, n번째 어드레스전극(30X)과 교차되는 제1전극(34Y)이 제1 버스전극(32Y)의 제1 측에서 신장되었다면, n+1번째 어드레스전극(30X)과 교차되는 제1 전극(34Y)은 제1 버스전극(32Y)의 제2 측에서 신장된다.

제2 전극(34Z)은 제1 전극(34Y)과 마찬가지로 제2 버스전극(32Z)의 제1 및 제2 측에서 교번적으로 신장되어 형성된다. 이때, 제2 전극(34Z)은 제1 전극(34Y)과 대향되도록 형성된다. 다시 말하여, n번째 어드레스전극(30X)과 교차되는 제1전극(34Y)이 제1 버스전극(32Y)의 제1 측에서 신장되었다면, n번째 어드레스전극(30X)과 교차되는 제2 전극(34Z)은 제2 버스전극(32Z)의 제2 측에서 신장된다.

이와 같이 도 3에 도시된 PDP는 방전셀이 형성되는 부분에만 제1 및 제2 전극(34Y,34Z)이 형성되기 때문에 전극의 길이를 충분히 길게 유지하면서도 총 면적을 줄일 수 있다. 따라서, 제1 및 제2 전극(34Y,34Z)의 면적이 줄어드는 만큼 소비전력이 감소하고, 이에 따라 방전효율이 향상된다.

도 4는 도 3에 도시된 PDP에 사용되는 격벽 구조를 나타내는 도면이다.

도 4를 참조하면, 도 3에 도시된 PDP에 사용되는 격벽(42)은 버스전극들(32Y, 32Z)과 나란하게 형성되는 다수의 제1 격벽(36)과, 제1 격벽(36)들의 사이에 어드레스전극(30X)과 나란하게 형성되는 제2 격벽(38)을 구비한다.

버스전극들(32Y, 32Z)은 방전셀(40)들에서 생성된 가시광선을 차단하지 않도록 제1 격벽(36)과 중첩되게 설치된다. 버스전극들(32Y, 32Z)들로부터 신장된 제1 및 제2 전극(34Y, 34Z)은 제1 및 제2 격벽(36, 38)에 의하여 형성된 홀에 설치된다. 이때, 제1 및 제2 전극(34Y, 34Z)이 설치된 홀들이 방전셀(40)로 이용된다.

이와 같은 종래의 상/하부기관의 합착시 상부기관 상에 투명물질로 형성된 제1 및 제2 전극을 하부기관 상에 형성된 격벽의 중앙에 오도록 열라인하기가 어려운 문제점이 있다. 또한, 종래의 PDP에서는 블랙매트릭스가 형성되지 않아 콘트라스트가 저하되는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 콘트라스트 및 열라인을 개선할 수 있는 플라즈마 디스플레이 패널에 관한 것이다.

발명의 구성 및 작용

상기 목적을 달성하기 위하여, 본 발명에 따른 플라즈마 디스플레이 패널은 어드레스전극과, 어드레스전극과 교차되는 방향으로 형성되는 제1 버스전극과, 제1 버스전극과 대응되는 영역에 형성되는 제1 격벽과, 제1 격벽들 사이에 어드레스전극과 나란하게 형성되는 제2 격벽과, 제2 격벽들 사이에 어드레스전극과 나란하게 형성되는 투명전극과, 제1 버스전극하부에 제2 격벽과 대응되는 영역으로 신장되어 형성되는 제2 버스전극을 구비한다.

상기 제1 버스전극은 도전성물질로 형성되며, 제2 버스전극은 불투명한 도전성물질 또는 불투명한 절연물질로 형성되는 것을 특징으로 한다.

상기 제1 버스전극은 은(Ag) 또는 다른 도전성물질로 형성되는 것을 특징으로 한다.

상기 제2 버스전극은 제2 격벽과 대응되는 영역에서 서로 단락되어 형성되는 것을 특징으로 한다.

상기 제2 버스전극은 제1 및 제2 격벽보다 작은 폭으로 형성되는 것을 특징으로 한다.

상기 제2 버스전극은 제1 및 제2 격벽과 동일 폭으로 형성되는 것을 특징으로 한다.

상기 제1 버스전극은 도전성물질로 형성되며, 제2 버스전극은 불투명한 절연물질로 형성되는 것을 특징으로 한다.

상기 제2 버스전극은 제2 격벽과 대응되는 영역에서 서로 연결되어 형성되는 것을 특징으로 한다.

상기 제2 버스전극은 제1 및 제2 격벽과 동일패턴으로 형성되는 것을 특징으로 한다.

상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

이하 도 5 내지 도 8를 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.

도 5는 본 발명의 제1 실시예에 따른 플라즈마 디스플레이 패널을 나타내는 도면이다.

도 5를 참조하면, 본 발명의 제1 실시예에 따른 PDP는 상/하로 서로 인접되게 위치되어 있는 방전셀들이 하나의 픽셀을 형성하는 델타형 구조를 갖는다. 다시 말하여, 본 발명의 제1 실시예에 의한 PDP는 제 n (n 은 1이상의 자연수)라인에 위치되는 R 서브픽셀 및 B 서브픽셀과 제 $n+1$ 또는 $n-1$ 라인과 위치되는 G 서브픽셀이 하나의 픽셀을 형성한다.

이와 같은 본 발명의 제1 실시예에 따른 PDP는 어드레스전극(60X)과, 어드레스전극과(60X)과 교차되는 방향으로 설치되는 제1 및 제2 버스전극(62Y, 62Z)과, 제1 버스전극(62Y)으로부터 신장되는 제1 전극(64Y)과, 제2 버스전극(62Z)으로부터 신장되는 제2 전극(64Z)을 구비한다. 또한, 제1 및 제2 버스전극(62Y, 62Z)들과 나란하게 형성되는 다수의 제1 격벽(76)과, 제1 격벽(76)들 사이에 어드레스전극(60X)과 나란하게 형성되는 제2 격벽(78)을 구비한다. 이와 같은 본 발명의 실시예에 의한 제2 격벽(78)은 화소행 단위로 설치된다. 다시 말하여, 제2 격벽(78)은 화소행 단위로 소정간격을 사이에 두고 형성된다.

제1 전극(64Y)은 제1 버스전극(62Y)의 제1 및 제2 측에서 교번적으로 신장된다. 다시 말하여, n 번째 어드레스전극(60X)과 교차되는 제1 전극(64Y)이 제1 버스전극(62Y)의 제1 측에서 신장되었다면, $n+1$ 번째 어드레스전극(60X)과 교차되는 제1 전극(64Y)은 제1 버스전극(62Y)의 제2 측에서 신장된다.

제2 전극(64Z)은 제1 전극(64Y)과 마찬가지로 제2 버스전극(62Z)의 제1 및 제2 측에서 교번적으로 신장되어 형성된다. 이때, 제2 전극(64Z)은 제1 전극(64Y)과 대향되도록 형성된다. 다시 말하여, n 번째 어드레스전극(60X)과 교차되는 제1 전극(64Y)이 제1 버스전극(62Y)의 제1 측에서 신장되었다면, n 번째 어드레스전극(60X)과 교차되는 제2 전극(64Z)은 제2 버스전극(62Z)의 제2 측에서 신장된다.

제1 및 제2 버스전극(62Y, 62Z)은 도 6에 도시된 바와 같이 제1 및 제2 층(62a, 62b)으로 이루어진 2층 구조로 형성된다.

제1 층(62a)은 불투명 절연물질 또는 어느 정도의 도전성을 가지는 불투명물질로 형성된다. 불투명 절연물질로 형성될 경우, 제2 층(62b)에 전압이 인가되면 제1 층(62a)을 사이에 두고 제2 층(62b)과 제1 및 제2 전극(64Y, 64Z) 간에 캐패시터로 형성되어 방전셀에 커플링방식으로 전압을 전달하게 된다.

제2 층(62b)은 도전성을 띠는 불투명물질로 형성되며, 바람직하게는 은(Ag)으로 형성된다.

제1 층(62a)은 제2 격벽(78)과 대응되는 영역에 신장되어 형성되며, 어드레스전극(60X)과 평행한 방향으로 단락되어 형성된다. 제2 층(62b)은 제1 격벽(76)과 대응되는 영역의 제1 층(62a) 상에 형성된다.

이에 따라, 제2 격벽(78)과 대응되는 영역이 불투명하게 보이므로 상/하부기관의 얼라인이 용이해진다. 즉, 상/하부기관 얼라인시 제2 격벽(78)쪽으로 신장되어 불투명하게 보이는 제1 및 제2 버스전극(62Y,62Z)을 이용하여 상부기관 상에 투명물질로 형성되는 제1 및 제2 전극(64Y,64Z)을 제2 격벽(78) 중앙에 오도록 형성한다.

또한, 불투명금속으로 형성되는 제1 및 제2 버스전극(62Y,62Z)은 블랙매트릭스의 역할을 하게 된다. 즉, 제1 및 제2 버스전극(62Y,62Z)은 상하로 인접한 방전셀들 간의 광학적 간섭을 최소화하여 화면의 콘트라스트를 향상시킬 수 있다.

도 7은 본 발명의 제2 실시 예에 따른 PDP를 나타내는 도면이다.

도 7을 참조하면, 본 발명의 제2 실시 예에 따른 PDP는 도 5에 도시된 PDP와 비교하여 제1 및 제2 버스전극(62Y,62Z) 각각은 어드레스전극(60X)과 평행한 방향으로 소정간격 단락되어 제1 및 제2 격벽(76,78)과 동일한 폭으로 형성되는 것을 제외하고는 동일한 구성요소를 구비한다.

제1 및 제2 버스전극(62Y,62Z)은 제1 및 제2 층(62a,62b)으로 이루어진 2층 구조로 형성된다.

제1 층(62a)은 불투명 절연물질 또는 어느 정도의 도전성을 가지는 불투명물질로 형성된다. 불투명 절연물질로 형성될 경우, 제2 층(62b) 인가되면 제1 층(62a)을 사이에 두고 제2 층(62b)과 제1 및 제2 전극(64Y,64Z) 간에 캐패시터로 형성되어 방전셀에 커플링방식으로 전압을 전달하게 된다.

제2 층(62b)은 도전성을 띠는 불투명물질로 형성되며, 바람직하게는 은(Ag)으로 형성된다.

제1 층(62a)은 제1 격벽(76)과 대응되는 영역에서 제1 격벽(76)과 동일한 폭을 갖도록 형성되며, 제2 격벽(78)과 대응되는 영역에서 제2 격벽(78)쪽으로 신장되어 제2 격벽(78)과 동일한 폭을 갖도록 형성된다. 또한, 제1 층(62a)은 어드레스전극(60X)과 평행한 방향으로 단락되어 형성되며, 제2 층(62b)은 제1 격벽(76)과 대응되는 영역의 제1 층(62a) 상에 형성된다.

이에 따라, 제2 격벽(78)과 대응되는 영역이 불투명하게 보이므로 상/하부기관의 얼라인이 용이해진다. 즉, 상/하부기관 얼라인시 제2 격벽(78)쪽으로 신장되어 불투명하게 보이는 제1 및 제2 버스전극(62Y,62Z)을 이용하여 상부기관 상에 투명물질로 형성되는 제1 및 제2 전극(64Y,64Z)을 제2 격벽(78) 중앙에 오도록 형성한다.

또한, 불투명금속으로 형성되는 제1 및 제2 버스전극(62Y,62Z)은 블랙매트릭스의 역할을 하게 된다. 즉, 제1 및 제2 버스전극(62Y,62Z)은 상하로 인접한 방전셀들 간의 광학적 간섭을 최소화하여 화면의 콘트라스트를 향상시킬 수 있다.

뿐만 아니라, 제1 및 제2 버스전극(62Y,62Z)이 제1 격벽(76)과 대응되는 영역에 제1 격벽(76)과 동일 폭으로 형성됨으로써 제1 및 제2 버스전극(62Y,62Z)의 도전성 및 콘트라스트는 도 5에 도시된 PDP에 비해 향상된다.

도 8은 본 발명의 제3 실시 예에 따른 PDP를 나타내는 도면이다.

도 8을 참조하면, 본 발명의 제3 실시 예에 따른 PDP는 도 5에 도시된 PDP와 비교하여 제1 및 제2 버스전극(62Y,62Z) 각각은 어드레스전극(60X)과 평행한 방향으로 서로 연결되고 제1 및 제2 격벽(76,78)과 동일한 폭으로 형성되는 것을 제외하고는 동일한 구성요소를 구비한다.

제1 및 제2 버스전극(62Y,62Z)은 제1 및 제2 층(62a,62b)으로 이루어진 2층 구조로 형성된다.

제1 층(62a)은 불투명 절연물질로 형성된다. 이 경우, 제2 층(62b)에 전압이 인가되면 제1 층(62a)을 사이에 두고 제2 층(62b)과 제1 및 제2 전극(64Y,65Z) 간에 캐패시터가 형성되어 방전셀에 커플링방식으로 전압을 전달하게 된다. 이러한 제1 층(62a)은 어드레스전극(60X)과 평행하게 신장되어 서로 연결됨으로써 공정이 용이하며, 쇼트검사가 필요없다.

제2 층(62b)은 도전성을 띠는 불투명물질로 형성되며, 바람직하게는 은(Ag)으로 형성된다.

상기 플라스마 디스플레이 패널은 제2 격벽(78)과 대응되는 영역이 불투명하게 보이므로 상/하부기관의 얼라인이 용이해진다. 즉, 상/하부기관 얼라인시 제2 격벽(78)쪽으로 신장되어 불투명하게 보이는 제1 및 제2 버스전극(62Y,62Z)을 이용하여 상부기관 상에 투명물질로 형성되는 제1 및 제2 전극(64Y,64Z)을 제2 격벽(78) 중앙에 오도록 형성한다.

또한, 불투명금속으로 형성되는 제1 및 제2 버스전극(62Y,62Z)은 블랙매트릭스의 역할을 하게 된다. 즉, 제1 및 제2 버스전극(62Y,62Z)은 상하로 인접한 방전셀들 간의 광학적 간섭을 최소화하여 화면의 콘트라스트를 향상시킬 수 있다.

뿐만 아니라, 제1 및 제2 버스전극(62Y,62Z)이 제1 및 제2 격벽(76,78)과 대응되는 영역에 제1 및 제2 격벽(76,78)과 동일 폭으로 형성됨으로써 제1 및 제2 버스전극(62Y,62Z)의 도전성 및 콘트라스트는 도 5에 도시된 PDP에 비해 향상된다.

발명의 효과

상술한 바와 같이, 본 발명에 따른 플라스마 디스플레이 패널에 의하면, 제1 및 제2 버스전극은 불투명물질을 이용하여 격벽으로 신장되게 형성된다. 이에 따라, 상/하부기관 얼라인이 용이하다.

또한, 불투명물질로 형성되는 제1 및 제2 버스전극은 블랙매트릭스의 역할을 하게 되어 인접한 방전셀들 간의 광학적 간섭을 최소화하여 화면의 콘트라스트를 향상시킬 수 있다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

(57) 청구의 범위**청구항 1.**

어드레스전극과,

상기 어드레스전극과 교차되는 방향으로 형성되는 제1 버스전극과,

상기 제1 버스전극과 대응되는 영역에 형성되는 제1 격벽과,

상기 제1 격벽들 사이에 상기 어드레스전극과 나란하게 형성되는 제2 격벽과,

상기 제2 격벽들 사이에 상기 어드레스전극과 나란하게 형성되는 투명전극과,

상기 제1 버스전극하부에 상기 제2 격벽과 대응되는 영역으로 신장되어 형성되는 제2 버스전극을 구비하는 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 2.

제 1 항에 있어서,

상기 제1 버스전극은 도전성물질로 형성되며,

상기 제2 버스전극은 불투명한 도전성물질 또는 불투명한 절연물질로 형성되는 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 3.

제 1 항에 있어서,

상기 제1 버스전극은 은(Ag)으로 형성되는 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 4.

제 2 항에 있어서,

상기 제2 버스전극은 상기 제2 격벽과 대응되는 영역에서 서로 단락되어 형성되는 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 5.

제 2 항에 있어서,

상기 제2 버스전극은 상기 제1 및 제2 격벽보다 작은 폭으로 형성되는 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 6.

제 2 항에 있어서,

상기 제2 버스전극은 상기 제1 및 제2 격벽과 동일 폭으로 형성되는 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 7.

제 1 항에 있어서,

상기 제1 버스전극은 도전성물질로 형성되며,

상기 제2 버스전극은 불투명한 절연물질로 형성되는 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 8.

제 7 항에 있어서,

상기 제2 버스전극은 상기 제2 격벽과 대응되는 영역에서 서로 연결되어 형성되는 것을 특징으로 하는 플라즈마 디스플레이 패널.

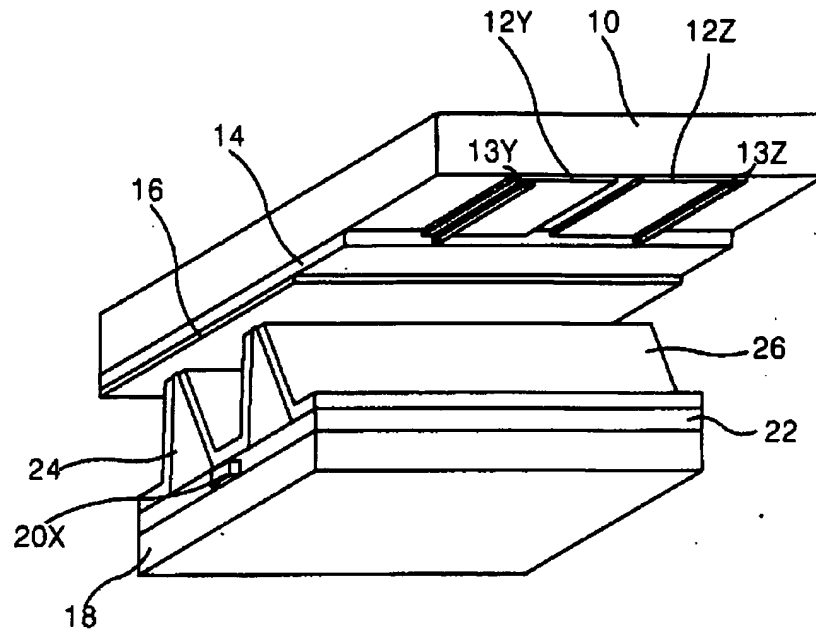
청구항 9.

제 7 항에 있어서,

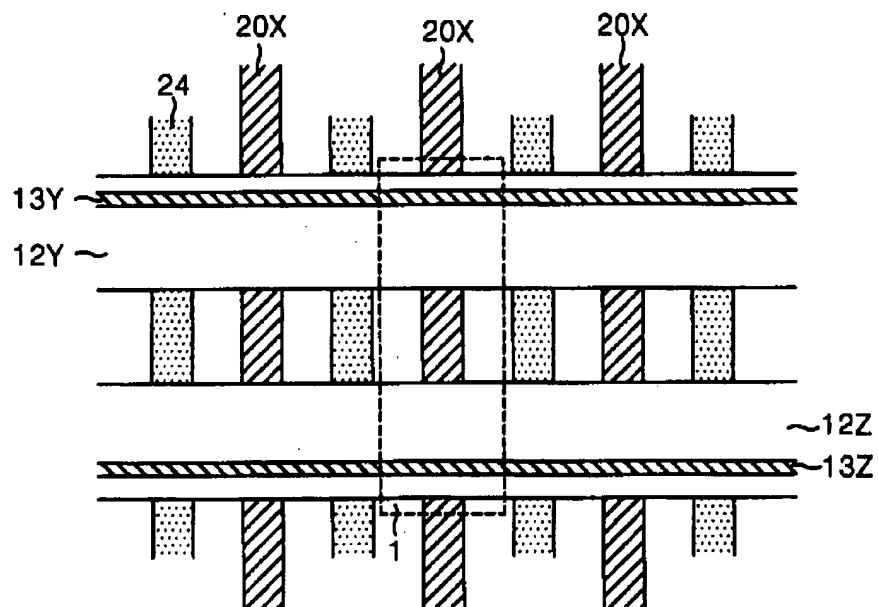
상기 제2 버스전극은 상기 제1 및 제2 격벽과 동일패턴으로 형성되는 것을 특징으로 하는 플라즈마 디스플레이 패널.

도면

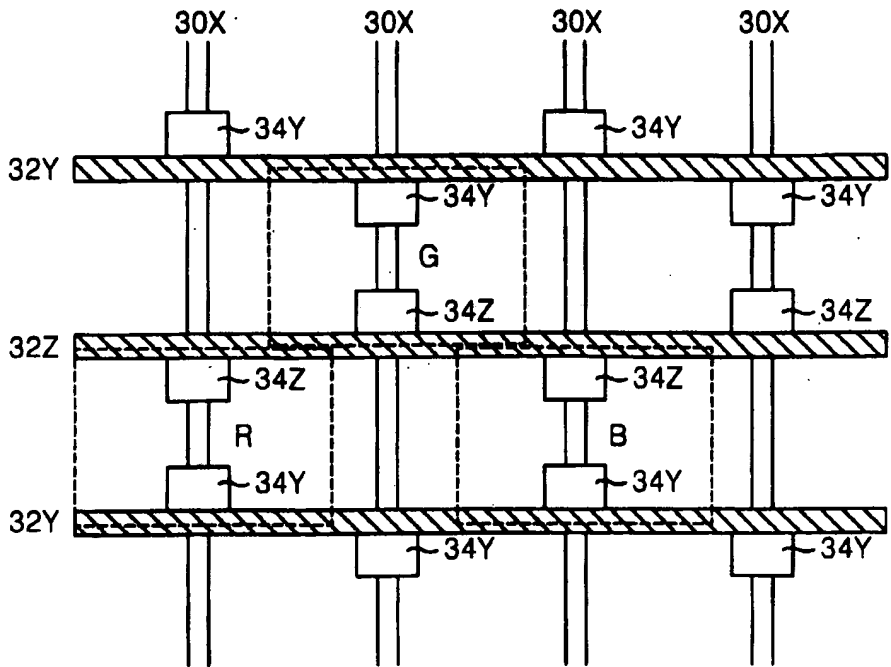
도면.1



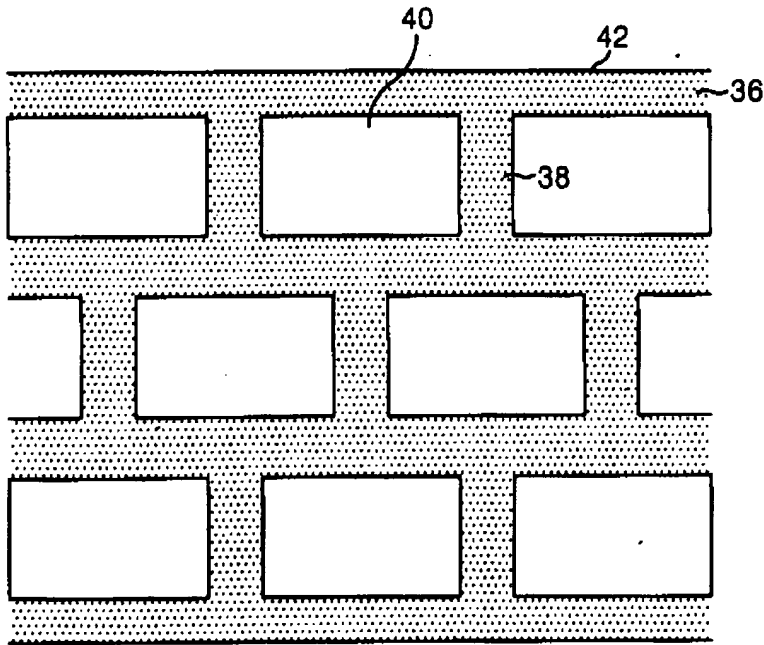
도면 2



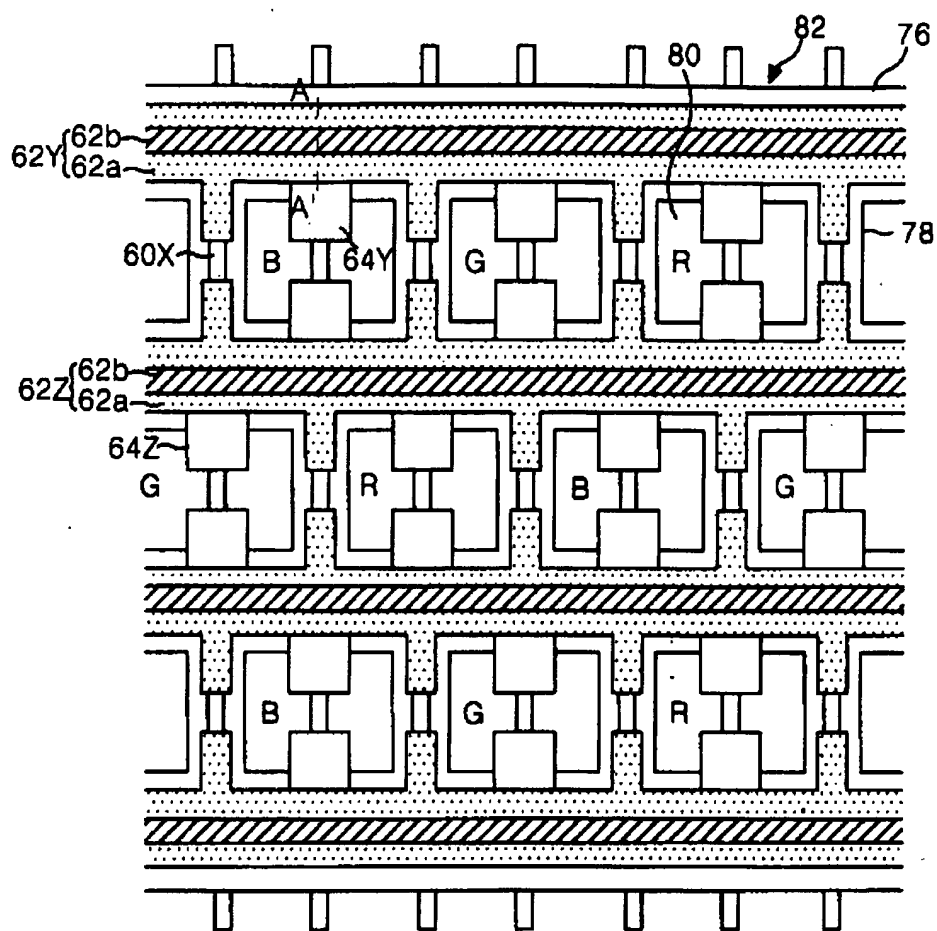
도면.3



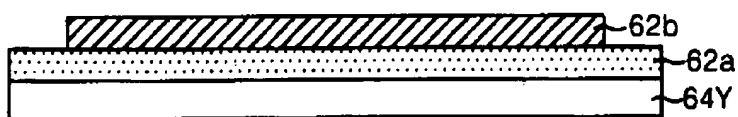
도면 4



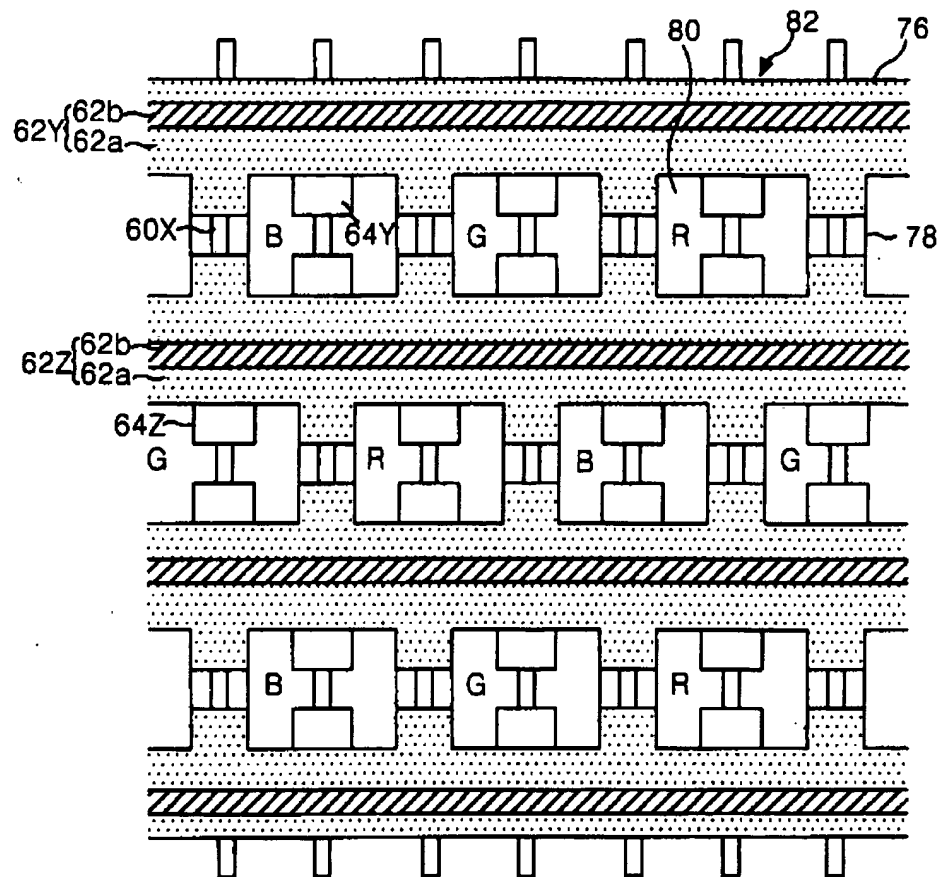
도면 5



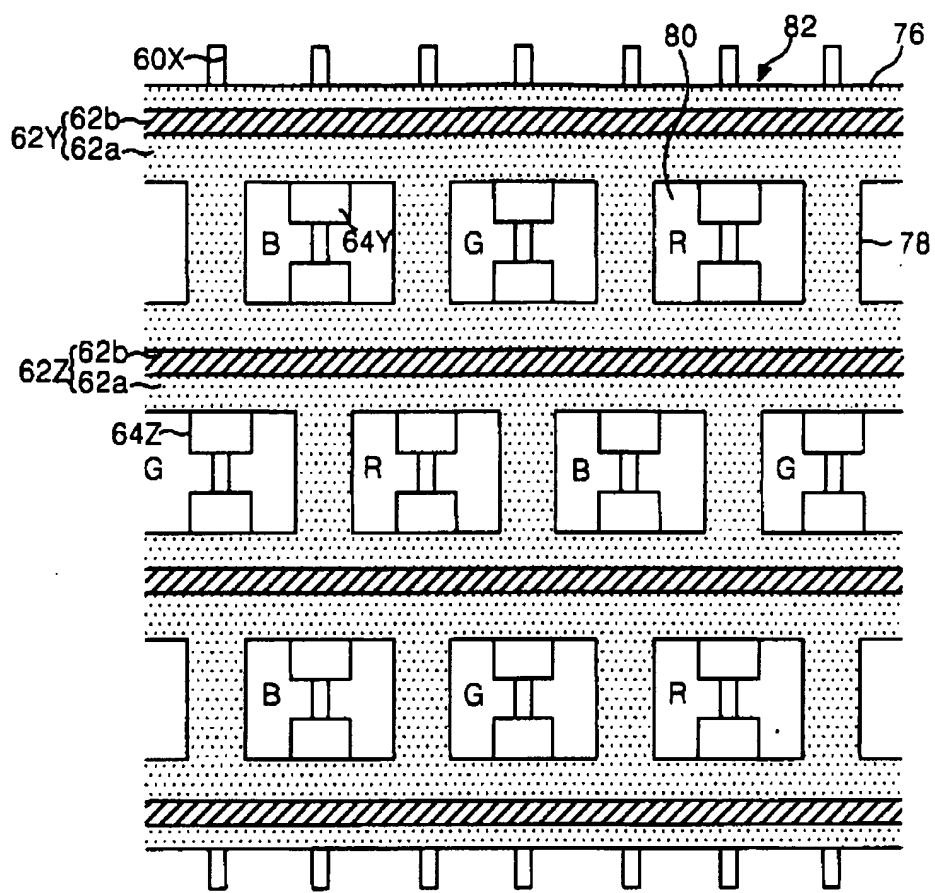
도면 6



도면.7



도면 8



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.